

FH8135

3~5 节高精度锂电池保护 IC（可级联）

特点

- 3-5 节锂离子或锂聚合物电池的理想保护电路
- 正常状态下的超低工作电流
- 高精度的保护电压（过充/过放）检测阈值
- 多种电压检测阈值和延迟时间
- 可以通过级联实现对多节串联电芯的保护
- 充电器检测功能
- **0V 电池充电禁止**
- ENCH 管脚允许外部 MCU 直接控制禁止充电
- 极少的外围元器件
- 小型化的 TSSOP16 封装

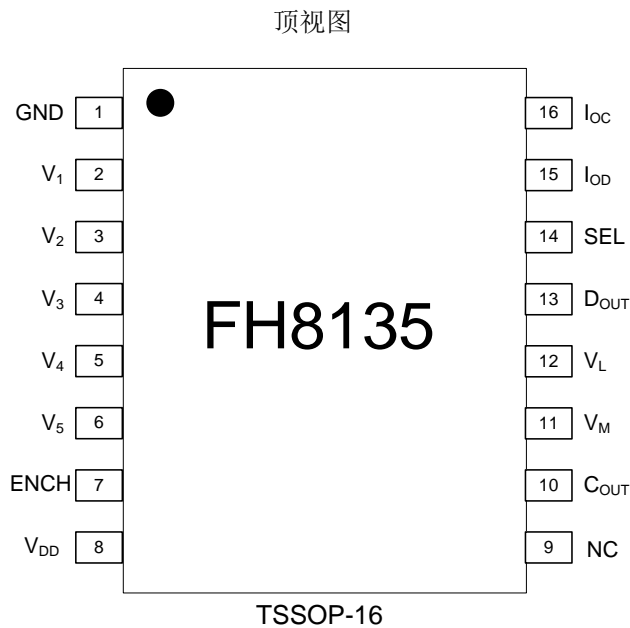
应用

- 电动自行车的锂离子或锂聚合物电池保护
- 电动工具的锂离子或锂聚合物电池保护

概述

FH8135 系列电路是一款高精度的 3-5 节可充电锂离子或锂聚合物电池保护电路，它集高精度过电压充电保护、过电压放电保护、过电流放电保护、电池短路保护等性能于一身。

管脚排列



【图-1】FH8135 管脚排列（不成比例）

在正常状态下，FH8135 由电池供电，其全部电池电压 (V_n) 在过电压充电保护阈值 (V_{OCn}) 和过电压放电保护阈值 (V_{ODn}) 之间， V_L 端电压低于过电流放电保护阈值 1 (V_{ED11})，此时 FH8135 的 C_{OUT} 端和 D_{OUT} 端都输出高电平，分别使外接充电控制 N-MOSFET 管 Q1 和放电控制 N-MOSFET 管 Q2 导通。这时，既可以使用充电器对电池充电，也可以通过负载使电池放电。

FH8135 通过检测电池电压和 V_L 端电压来进行过充/放电保护。当充/放电保护条件发生时， C_{OUT} 端和 D_{OUT} 端由高电平转换为低电平，Q1/Q2 由导通变为截止，从而充/放电过程停止。

FH8135 对每种保护状态都有相应的恢复条件，当恢复条件满足以后， C_{OUT} 端和 D_{OUT} 端由低电平转换为高电平，Q1/Q2 由截止变为导通。FH8135 对每种保护/恢复条件都设置了一定的延迟时间，只有在保护/恢复条件持续到相应的时间以后，才进行相应的保护/恢复。如果保护/恢复条件在相应的延迟时间以前消除，则不进入保护/恢复状态。延迟时间通过熔丝修调或者金属层改版来改变。

FH8135 提供了单独的充电禁止控制功能，通过改变 ENCH 端电平，可以方便实现充电允许/禁止切换。

FH8135 通过控制端口 I_{OC}/I_{OD} ，使用极少外围器件，可支持 6~10 节或更多节串联电芯的级联应用。

引脚描述

【表-1】引脚描述

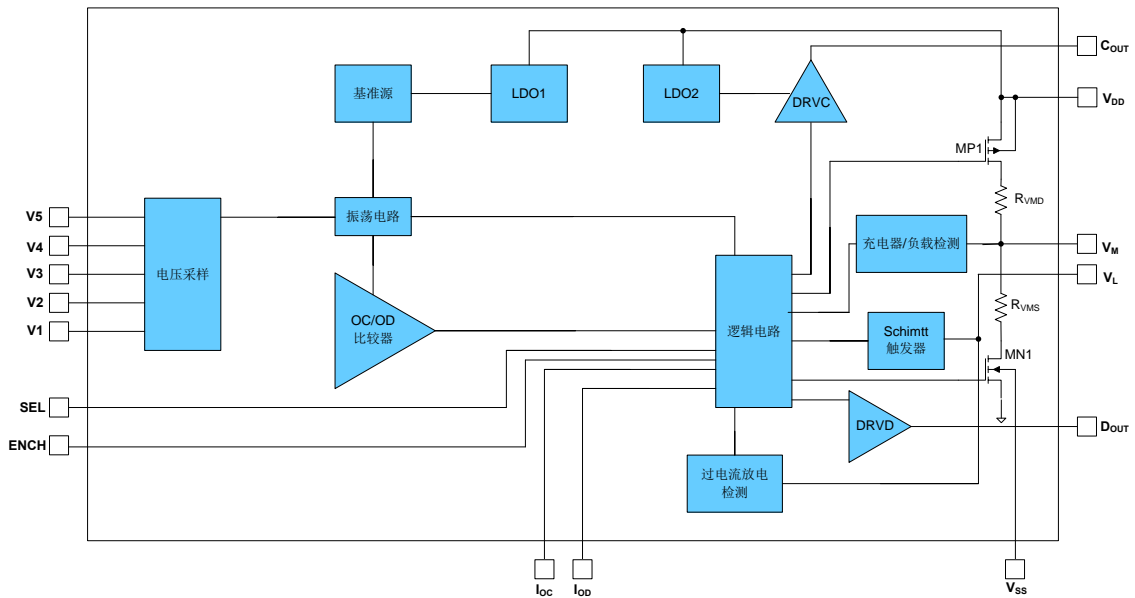
引脚名称	引脚序号	I/O	引脚功能
GND	1	GND	接地端，与 Cell1（最下级）的负极连接。
V ₁	2	I	Cell1 输入电压，与 cell1 正极以及 cell2 的负极连接。
V ₂	3	I	Cell2 输入电压，与 cell2 正极以及 cell3 的负极连接。
V ₃	4	I	Cell3 输入电压，与 cell3 正极以及 cell4 的负极连接。
V ₄	5	I	Cell4 输入电压，与 cell4 正极以及 cell5 的负极连接。
V ₅	6	I	Cell4 输入电压，与 cell5 正极连接。
ENCH	7	I	充电使能信号输入端口，输入信号高于阈值 V _{ENCH} 时，FH8135 充电处于允许充电状态；输入信号低于阈值 V _{ENCH} 时，FH8135 处于充电禁止状态。
V _{DD}	8	POW	电源输入端，与 cell5 正极连接。
NC	9		悬空
C _{OUT}	10	O	充电控制输出端，与外部充电控制 N-MOSFET 管 Q1 的栅极（G 极）相连。
V _M	11	I/O	充电器和负载检测端，与充电器或负载的负极连接。
V _L	12	I/O	过电流放电检测端。
D _{OUT}	13	O	放电控制输出端，与外部放电控制 N-MOSFET 管 Q2 的栅极（G 极）相连。
SEL	14	I	电池串联数目（3，4，5 节）控制端： SEL=V _{DD} → 3cells (V1&V2 连接 GND) SEL=GND→ 4cells (V1 连接 GND) SEL 悬空→ 5cells
I _{OD}	15	I/O	级联应用控制端。 非级联应用时该引脚连接到 GND；级联应用时，最上级电路的该引脚连接到本身的 GND 端，非最上级电路的该引脚通过电阻连接到上级芯片的 D _{OUT} 端，传递上级芯片的 D _{OUT} 信息。
I _{OC}	16	I/O	级联应用控制端。 非级联应用时该引脚连接到 GND；级联应用时，最上级电路的该引脚连接到本身的 V _{DD} 端，非最上级电路的该引脚通过电阻连接到上级芯片的 C _{OUT} ，传递上级芯片的 C _{OUT} 信息。

极限参数

供电电源 V _{DD}	-0.3V~+28V	结温	150℃
V _M 端允许输入电压	V _{DD} -28V~V _{DD} +0.3V	贮存温度	-65℃~150℃
ENCH 端允许输入电压	V _{DD} -28V~V _{DD} +0.3V	功耗 P _D (T _A =25℃)	1.14W
C _{OUT} 端允许输入电压	V _M -0.3V~V _{DD} +0.3V	θ _{JA} (TSSOP-16)	110℃/W
D _{OUT} 端允许输入电压	-0.3V ~V _{DD} +0.3V	焊接温度 (锡焊, 10 秒).....	260℃
工作温度 T _A	-40℃~+85℃	ESD 保护 (人体模式)	2kV

注：超出所列的极限参数可能导致器件的永久性损坏。以上给出的仅仅是极限范围，在这样的极限条件下工作，器件的技术指标将得不到保证，长期在这种条件下还会影响器件的可靠性。

功能框图



【图-2】 FH8135 功能框图

阈值和延迟时间

【表-3】 阈值及延迟时间

参数名称	FH8135	精度范围
过电压充电保护阈值 $V_{OCn-TYP}$ (n=1~5)	4.280V	±25mV
过电压充电恢复阈值 $V_{OCRn-TYP}$ (n=1~5)	4.080V	±25mV
过电压放电保护阈值 $V_{ODn-TYP}$ (n=1~5)	2.400V	±80mV
过电压放电恢复阈值 $V_{ODRn-TYP}$ (n=1~5)	3.000V	±80mV
过电流放电保护 1 阈值 $V_{ED1-TYP}$	0.100V	±15mV
过电流放电保护 2 阈值 $V_{ED2-TYP}$	0.250V	±100mV
短路保护阈值 V_{SHORT}	1.2V (sense V_M voltage)	±200mV
过电压充电保护延迟时间 t_{OC-TYP}	1s	±30%
过电压充电恢复延迟时间 $t_{OCR-TYP}$	4ms	±30%
过电压放电保护延迟时间 t_{OD-TYP}	280ms	±30%
过电压放电恢复延迟时间 $t_{ODR-TYP}$	1ms	±30%
过电流放电保护 1 延迟时间 $t_{ED1-TYP}$	12.5ms	±30%
过电流放电保护 2 延迟时间 $t_{ED2-TYP}$	2ms	±30%
过电流放电恢复延迟时间 $t_{EDIR-TYP}$	4ms	±30%
短路保护延迟时间 t_{SHORT}	320uS	±200uS
正常状态工作电流	7uA	Max 15uA
0V 充电功能	禁止	

电气参数

（除非特别注明，典型值的测试条件为： $T_A=25^{\circ}\text{C}$ ）

【表-4】电气参数

参数名称	符号	测试条件	最小值	典型值	最大值	单位
供电电源						
供电电压(V_{DD-GND})	V_{OP}		3.5		28	V
供电电流	I_{OP}	$V_{1-5}=3.3\text{V}$		7	15	μA
低功耗模式静态电流 (低功耗允许型号)	I_{PWDN}	$V_{1-5}=1.5\text{V}$, $T_A=-40^{\circ}\text{C} \sim 85^{\circ}\text{C}$			0.1	μA
检测电压						
过电压充电保护阈值 ($n=1\sim 5$)	V_{OCn}	$R_{V1-5}=1\text{k}\Omega$	$V_{OCn-TYP}-0.025$	$V_{OCn-TYP}$	$V_{OCn-TYP}+0.025$	V
过电压充电恢复阈值 ($n=1\sim 5$)	V_{OCRn}		$V_{OCRn-TYP}-0.025$	$V_{OCRn-TYP}$	$V_{OCRn-TYP}+0.025$	V
过电压放电保护阈值 ($n=1\sim 5$)	V_{ODn}	$R_{V1-5}=1\text{k}\Omega$	$V_{ODn-TYP}-0.080$	$V_{ODn-TYP}$	$V_{ODn-TYP}+0.080$	V
过电压放电恢复阈值 ($n=1\sim 5$)	V_{ODRn}		$V_{ODRn-TYP}-0.080$	$V_{ODRn-TYP}$	$V_{ODRn-TYP}+0.080$	V
过电流放电保护阈值 1	V_{EDI1}	$V_L=0\text{V} \rightarrow 0.3\text{V}$	$V_{EDI1-TYP}-0.015$	$V_{EDI1-TYP}$	$V_{EDI1-TYP}+0.015$	V
过电流放电保护阈值 2	V_{EDI2}	$V_L=0\text{V} \rightarrow 0.8\text{V}$	$V_{EDI2-TYP}-0.100$	$V_{EDI2-TYP}$	$V_{EDI2-TYP}+0.100$	V
过电流放电恢复 V_M 电压	V_{M-EDIR}		160	180	200	mV
电池短路保护阈值	V_{SHORT}	V_M 电压	1.0	1.2	1.4	V
充电器检测电压	V_{CHA}	V_M 电压	-190	-160	-130	mV
负载检测电压	V_{LOAD}		130	160	190	mV
外部禁止充电阈值	V_{ENCH}		1.0	1.5	2.5	V
0V 充电禁止电压	V_{0INH}	V_{DD} 电压			3	V
进入低功耗模式 V_M 阈值	V_{THN-H}			$2/3 * V_{DD}$		V
退出低功耗模式 V_M 阈值	V_{THN-L}			1.0		V
输入/输出电流						
V_n 输入电流($n=1\sim 4$)	I_{Vn}	$V_n=3.3\text{V}$ ($n=1\sim 4$)			1	μA
V_5 输入电流	I_{V5}	$V_n=3.3\text{V}$ ($n=1\sim 5$)			2	μA
I_{OC} 端“H”输入电流	I_{OCH}	$V_n=3.3\text{V}$ ($n=1\sim 5$), $I_{OC}=V_{DD}$			0.01	μA
I_{OD} 端“H”输入电流	I_{ODH}	$V_n=3.3\text{V}$ ($n=1\sim 5$), $I_{OD}=V_{DD}$			0.01	μA
I_{OC} 端“L”输出电流	I_{OCL}	$V_n=3.3\text{V}$ ($n=1\sim 5$), $I_{OC}=GND$	-0.01			μA
I_{OD} 端“L”输出电流	I_{ODL}	$V_n=3.3\text{V}$ ($n=1\sim 5$), $I_{OD}=GND$	-0.01			μA
SEL 端“H”输入电流	I_{SELH}	$V_n=3.3\text{V}$ ($n=1\sim 5$)			0.1	μA
SEL 端“L”输出电流	I_{SELL}	$V_n=3.3\text{V}$ ($n=1\sim 5$)	-0.1			μA
输出电压						
C_{OUT} 输出高电平	V_{COH}	3-cell 或 4-cell 应用, $I_{CO}<20\mu\text{A}$	$V_{DD}-0.2\text{V}$		V_{DD}	V
		5-cell 应用	$V_{DD}-5.0\text{V}$		$V_{DD}-3.0\text{V}$	V
C_{OUT} 输出低电平	V_{COL}	$I_{CO}>-20\mu\text{A}$	0		0.2	V
D_{OUT} 输出高电平	V_{DOH}	3-cell 或 4-cell 应用, $I_{CO}<20\mu\text{A}$	$V_{DD}-0.2\text{V}$		V_{DD}	V
		5-cell 应用	$V_{DD}-5.0\text{V}$		$V_{DD}-3.0\text{V}$	V

参数名称	符号	测试条件	最小值	典型值	最大值	单位
D _{OUT} 输出低电平	V _{DOL}	I _{CO} > 20μA	0		0.2	V
内部电阻						
V _M 至V _{DD} 之间的上拉电阻	R _{VMD}	V _n =0.5V (n=1~5), V _M =0V	100	300	900	KΩ
V _M 至GND之间的下拉电阻	R _{VMS}	V _L =2.0V, V _r =3.3V (n=1~5), V _M =V _{DD}		8		KΩ
延迟时间						
过电压充电保护延迟时间	t _{OC}	V ₅ =3.3V→4.0V, V ₁₋₄ =3.3V	t _{OC TYP} ×0.7	t _{OC TYP}	T _{OC TYP} ×1.3	s
过电压充电恢复延迟时间	t _{OCR}	V ₅ =4.0V→3.3V, V ₁₋₄ =3.3V	t _{OCR TYP} ×0.7	t _{OCR TYP}	t _{OCR TYP} ×1.3	ms
过电压放电保护延迟时间	t _{OD}	V ₅ =3.3V→2.0V, V ₁₋₄ =3.3V	t _{OD-TYP} ×0.7	t _{OD-TYP}	t _{OD-TYP} ×1.3	ms
过电压放电恢复延迟时间	t _{ODR}	V ₅ =2.0V→3.3V, V ₁₋₄ =3.3V	t _{ODR TYP} ×0.7	t _{ODR TYP}	t _{ODR TYP} ×1.3	ms
过电流放电保护1延迟时间	t _{EDI1}	V _n =3.3V (n=1~5), V _L =0V→0.3V	t _{EDI1-TYP} ×0.7	t _{EDI1-TYP}	t _{EDI1-TYP} ×1.3	ms
过电流放电保护2延迟时间	t _{EDI2}	V _n =3.3V (n=1~5), V _L =0V→0.8V	t _{EDI2-TYP} ×0.7	t _{EDI2 TYP}	t _{EDI2 TYP} ×1.3	ms
过电流放电恢复延迟时间	t _{EDIR}	V _n =3.3V (n=1~5), V _L =2.0V→0V	t _{EDIR-TYP} ×0.7	t _{EDIR-TYP}	t _{EDIR-TYP} ×1.3	ms
电池短路保护延迟时间	t _{SHORT}	V _n =3.3V, V _L =0V→2.0V	t _{SHORT} -200uS	t _{SHORT}	t _{SHORT} +200uS	μs

功能描述

FH8135 是一款高精度的 3-5 节锂离子或锂聚合物电池保护电路。正常状态下,可以对电池进行充电或放电。FH8135 通过检测所有电池电压以及 V_M/V_L 端电压,当某个电压超出正常阈值范围时,充电控制端 C_{OUT} 或放电控制端 D_{OUT} 由高电平转为低电平,从而使外接充电/放电控制 N-MOSFET 管 Q1 或 Q2 关闭,充电/放电回路被“切断”,即 FH8135 进入相应的保护状态。FH8135 支持以下 3 种保护模式。

- 过电压充电保护(OC)
- 过电压放电保护(OD)/低功耗模式(PWDN)
- 3 级过电流放电保护(EDI1/EDI2/电池短路保护)

当 FH8135 处于某一保护状态时,如果满足一定条件,即恢复到正常状态。下面对各状态进行详细描述。

正常状态

$$V_{OCn} > V_n > V_{ODn} \quad (n=1\sim5), V_L < V_{ED1}$$

在正常状态下, FH8135 由电池供电,其每节电池电压在过电压充电保护阈值(V_{OCn})和过电压放电保护阈值(V_{ODn})之间, V_L 端电压低于过电流放电保护阈值 1 (V_{ED1}),此时 FH8135 的 C_{OUT} 端和 D_{OUT} 端都输出高电平,分别使外接充电控制 N-MOSFET 管 Q1 和放电控制 N-MOSFET 管 Q2 导通。这时,既可以使用充电器对电池充电,也可以通过负载使电池放电。

注意:当电池首次连接到 FH8135 电路上时,即使 V_n 在过电压充电保护阈值(V_{OCn})和过电压放电保护阈值(V_{ODn})之间, FH8135 也可能不处于正常状态。此时,只需将 V_M 端与 GND 端短接一次或连接充电器,即可使其进入正常状态。

过电压充电保护状态(OC)

• 保护条件

$$\text{任意 } V_n > V_{OCn}, \text{ 且 } t > t_{OC}$$

正常状态下,对电池进行充电,如果某个电池电压(V_n)升高超过过电压充电保护阈值(V_{OCn}),且持续时间超过过电压充电保护延迟时间(t_{OC}),则 FH8135 将使充电控制端 C_{OUT} 由高电平转为 V_M 端电平(低电平),从而使外接充电控制 N-MOSFET 管 Q1 关闭,充电回路被“切断”,即 FH8135 进入过电压充电保护状态。

• 恢复条件

$$1) V_n < V_{OCRn} \quad (n=1\sim5), V_M < V_{LOAD}, t > t_{OCR}$$

电池由于“自放电”使全部电池电压(V_n)低于过电压充电恢复阈值(V_{OCRn}),且持续时间超过过电压充电恢复延迟时间(t_{OCR}):

$$2) V_n < V_{OCn} \quad (n=1\sim5), V_M > V_{LOAD}, t > t_{OCR}$$

通过负载使电池放电(注意,此时虽然 Q1 关闭,但由于其体内二极管的存在,使放电回路仍然存在),当全部电池电压(V_n)低于过电压充电保护阈值(V_{OCn}), V_M 端电压高于负载检测电压(V_{LOAD}),且持续时间超过过电

压充电恢复延迟时间(t_{OCR})。(在 Q1 导通以前, V_M 端电压将比 GND 端高一个二极管的导通压降。)

FH8135 恢复到正常状态以后,充电控制端 C_{OUT} 将输出高电平,使外接充电控制 N-MOSFET 管 Q1 回到导通状态。

注意:对于级联应用的芯片,最下级的芯片能够通过 V_M 检测到是否接有负载并传给上级芯片,也就是说,如果电池组接上负载,全部电芯电压低于 V_{OCn} 时,就能解除过电压充电保护状态。

• 附加状态

当 V_L 端电压高于 V_{ED1} 或 V_{ED2} 或 V_{SC} 且时间超过 T_{ED1} 或 T_{ED2} 或 T_{SC} 时,芯片要在过电压充电保护状态同时进入过电流放电保护状态或电池短路保护状态。

过电压放电保护/低功耗状态(OD/PWDN)

• 保护条件

$$\text{任意 } V_n < V_{ODn}, \text{ 且 } t > t_{OD}$$

正常状态下,如果某个电池电压(V_n)降低至过电压放电保护阈值(V_{ODn}),且持续时间超过过电压放电保护延迟时间(t_{OD}),则 FH8135 将使放电控制端 D_{OUT} 由高电平转为 GND 端电平(低电平),从而使外接放电控制 N-MOSFET 管 Q2 关闭,放电回路被“切断”,即 FH8135 进入过电压放电保护状态。同时, V_M 端电压将通过内部电阻(R_{VMD})被上拉到 V_{DD} 。

在过电压放电保护状态下, V_M 端电压总是高于进入低功耗模式阈值(V_{THN-H}),满足此条件后,电路会进入“省电”的低功耗模式。此时, V_{DD} 端的电流将低于 $0.1\mu A$ 。

注意:当级联应用时,芯片 V_M 端将不会被内部的 R_{VMD} 上拉至 V_{DD} ,所以级联应用中芯片不会进入低功耗模式。

• 恢复条件

$$V_n > V_{ODn}, V_M < V_{CHA}, t > t_{ODR}$$

对于处在低功耗模式下电路,如果对电池进行充电(同样,由于 Q2 体内二极管的存在,此时的充电回路也是存在的),使 FH8135 电路的 V_M 端电压低于退出低功耗模式电压(V_{THN-L}),则它将恢复到过电压放电保护状态,此时,放电控制端 D_{OUT} 仍为低电平, Q2 还是关闭的。如果此时停止充电,由于 V_M 端仍被 R_{VMD} 上拉到 V_{DD} ,大于进入低功耗模式电压(V_{THN-H}),因此 FH8135 又将回到低功耗模式;只有继续对电池充电,当全部电池电压(V_n)大于过电压放电保护阈值(V_{OD})时,且 V_M 端电压低于 V_{CHA} , FH8135 才可从过电压放电保护状态恢复到正常状态。

如果不使用充电器,即使由于电池去掉负载后的“自升压”,全部电池电压(V_n)超过过电压放电恢复阈值(V_{ODR}),且持续时间超过过电压放电恢复延迟时间(t_{ODR}), FH8135 也能恢复到正常状态。即可“过放自恢复”。

FH8135 恢复到正常状态以后，放电控制端 D_{OUT} 将输出高电平，使外接放电控制 N-MOSFET 管 Q2 回到导通状态。

注意：对于级联应用的芯片，最下级的芯片能够通过 V_M 检测到是否接有充电器并传给上级芯片，也就是说，如果电池组接上充电器，全部电芯电压高于 V_{ODn} 时，就能解除过电压放电保护状态。

过电流放电 1,2(EDI1,EDI2)/电池短路保护状态(SHORT)

• 保护条件

$$V_L > V_{EDI1}/V_{EDI2} \text{ 或 } V_M > V_{SHORT}, t > t_{EDI1}/t_{EDI2}/t_{SHORT}$$

正常状态下，通过负载对电池放电，FH8135 电路的 V_L/V_M 端电压将随放电电流的增加而升高。如果放电电流增加使 V_L 端电压超过过电流放电保护阈值(V_{EDI1} 或 V_{EDI2})，且持续时间超过过电流放电保护延迟时间(t_{EDI1} 或 t_{EDI2})，则 FH8135 进入过电流放电保护(EDI1 或 EDI2)状态；如果放电电流进一步增加使 V_M 端电压超过电池短路保护阈值(V_{SHORT})，且持续时间超过短路延迟时间 t_{SHORT}，则 FH8135 进入电池短路保护状态。

FH8135 处于过电流放电/电池短路保护状态时，D_{OUT} 由高电平转为低电平，内置放电控制 N-MOSFET 管 Q2 断开，放电回路被“切断”；同时，V_M 端将通过内部电阻 R_{VMS} 连接到 GND，放电负载取消后，V_M 端电平即变为 GND 端电平。

• 恢复条件

$$V_M < V_{M-EDIR}, V_L < V_{EDI1}, t > t_{EDIR}$$

在过电流放电(EDI1 或 EDI2)或电池短路保护状态下，当 V_M 端电压由高降低至低于过电流放电保护阈值 V_{M-EDIR}，且持续时间超过过电流放电恢复延迟时间(t_{EDIR})，则 FH8135 可恢复到正常状态。因此，在过电流放电/电池短路保护状态下，当取消所有的放电负载或连接充电器后，FH8135 即可“自恢复”。

FH8135 恢复到正常状态以后，放电控制端 D_{OUT} 将输出高电平，使内置放电控制 N-MOSFET 管 Q2 回

到导通状态。

级联应用

当非级联应用时，I_{OD} 和 I_{OC} 全部接 GND。

当级联应用中，最上级芯片的 I_{OD} 接 GND，I_{OC} 接 V_{DD}。这样，最上级可以知道自己处于级联应用最高级。非最上级芯片的 I_{OD} 和 I_{OC} 分别通过电阻接上一级的 D_{OUT} 和 C_{OUT}，这样 I_{OD} 和 I_{OC} 将大于或等于自身的 V_{DD}。

SEL 引脚设置

如下表所示，在 3、4、5 节应用中 SEL 引脚分别连接不同电位。

【表 5】SEL 引脚

SEL 引脚	Cell 数目	说明
NC	5-cell	--
L	4-cell	V1 接 GND
H	3-cell	V1, V2 接 GND

在级联应用中，通过 SEL 引脚可以实现对 6-10 节，甚至更多节电池的级联保护。

外部充电禁止功能 (ENCH)

FH8135 电路提供一个外部充电禁止控制端 (ENCH)，可以使用外部 MCU 方便的控制 ENCH 端电平来实现充电允许/禁止切换。

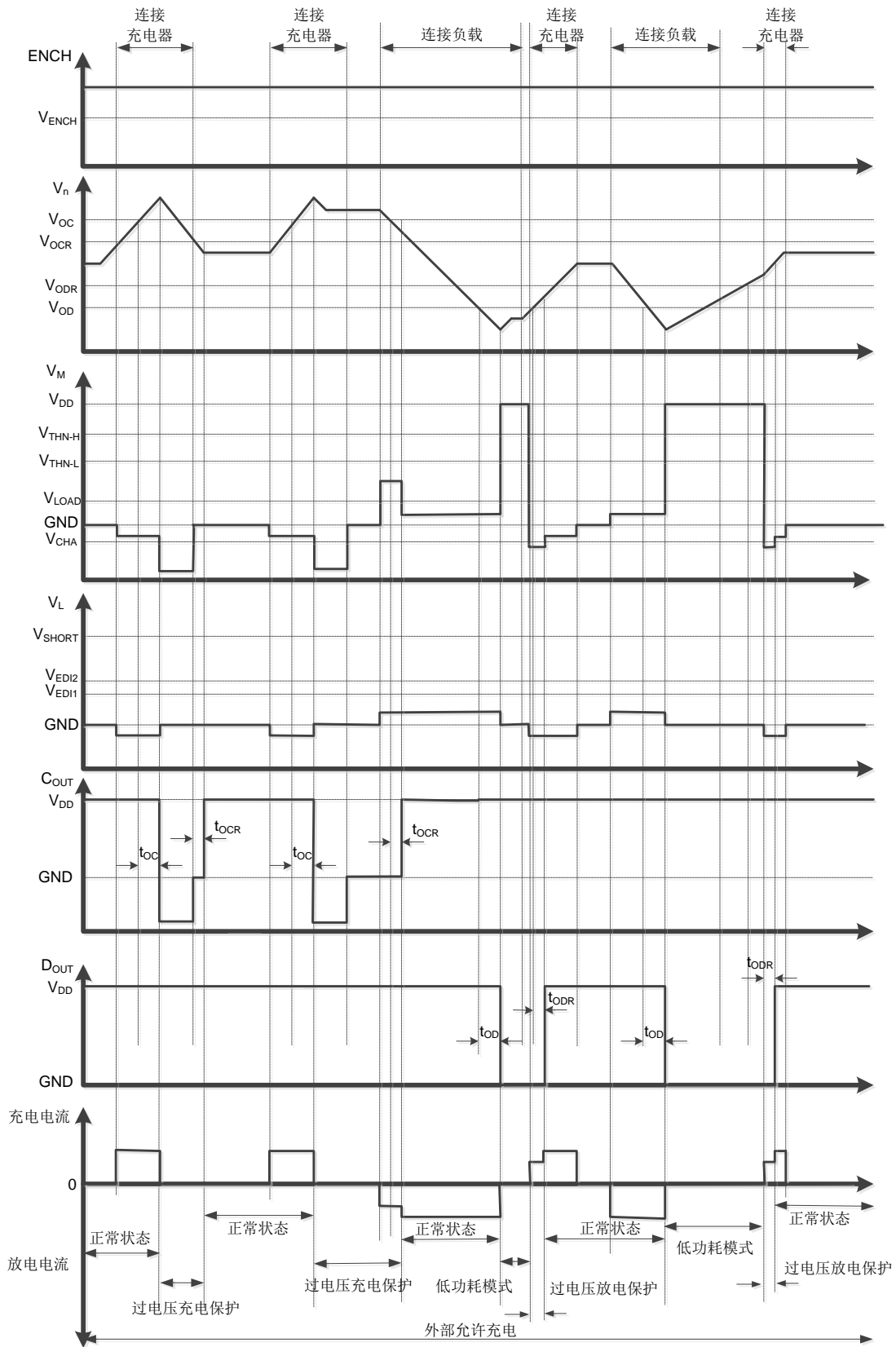
当 ENCH 端为高电平时，FH8135 为自主充电状态，根据 V_n(n=1~5)，V_L/V_M 电压来决定充电是否允许；当 ENCH 端为低电平时，FH8135 为禁止充电状态，此时电路的 C_{OUT} 始终输出低电平，从而使外部充电控制 N-MOSFET 管 Q1 关闭，充电回路被断开。

0V 电池充电禁止

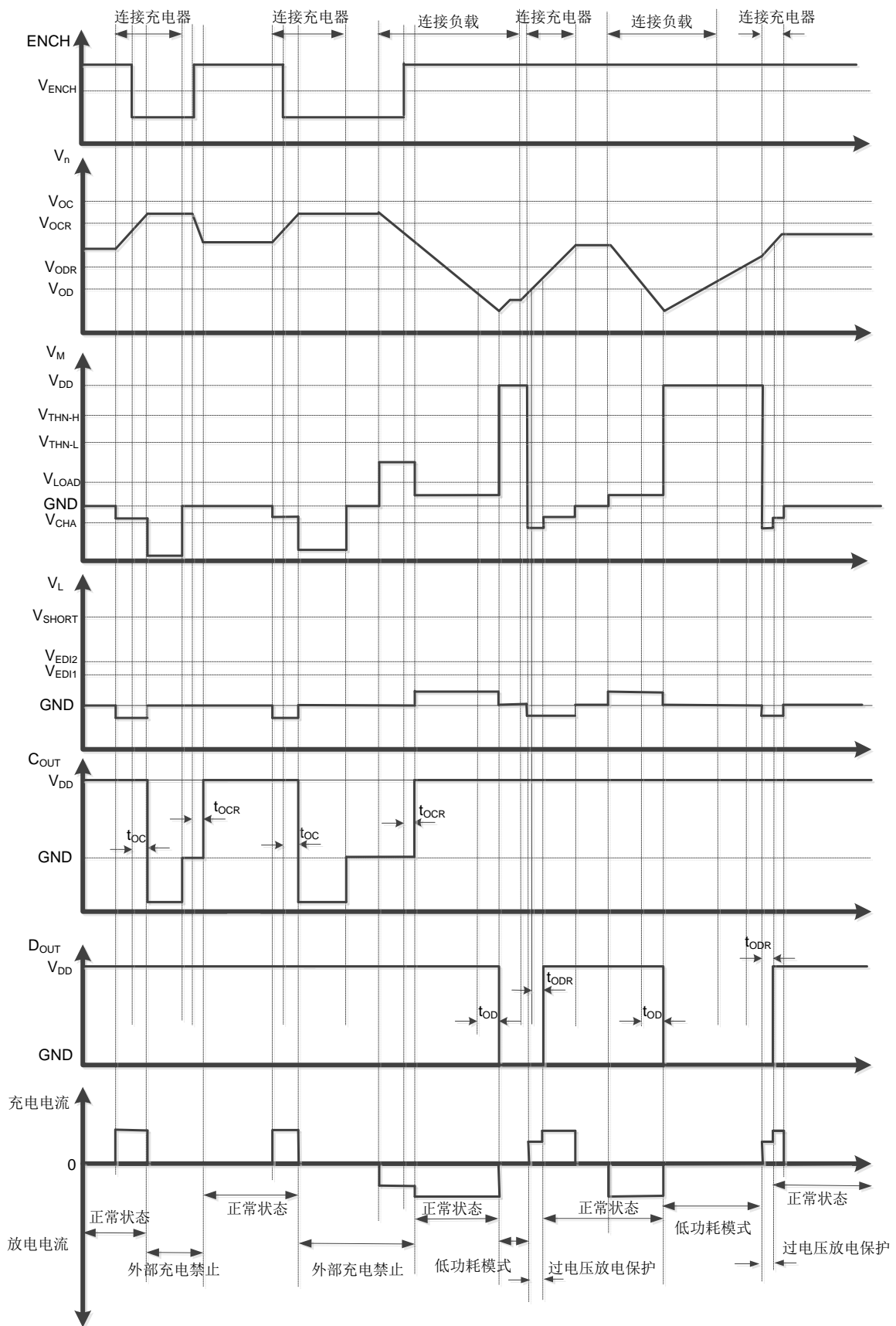
对于 0V 电池充电禁止的电路，如果电池电压低至使 FH8135 电路的 V_{DD} 端电压小于 0V 充电禁止阈值 (V_{0INH})，则 C_{OUT} 将被短接到 V_M 端，使外接充电控制 N-MOSFET 管 Q1 始终处于断开状态。

时序图

过电压充电保护和过电压放电保护状态

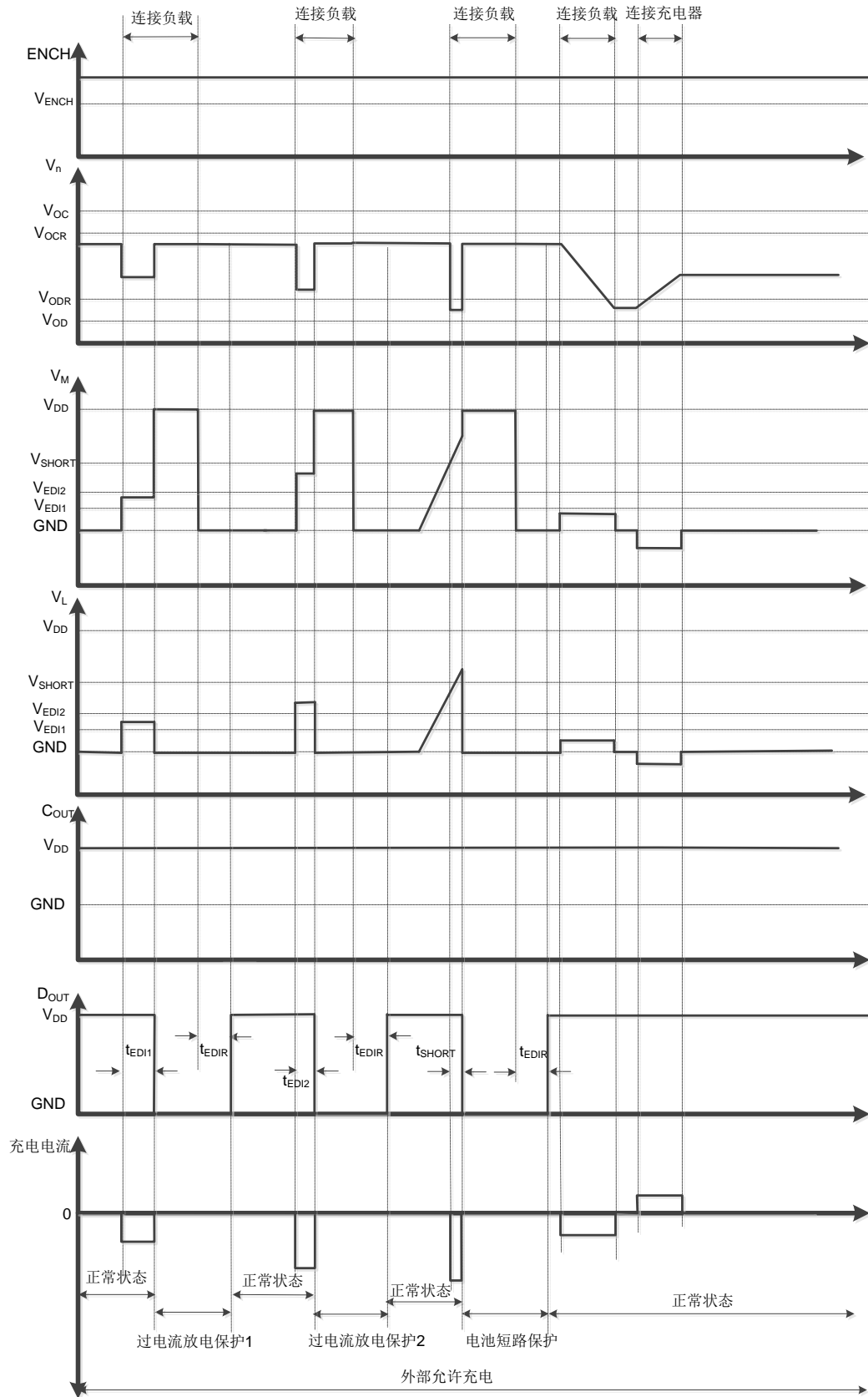


【图-3】 过电压充电和过电压放电保护状态时序图（自主充电状态）



【图-4】 过电压充电和过电压放电保护状态时序图（外部充电控制）

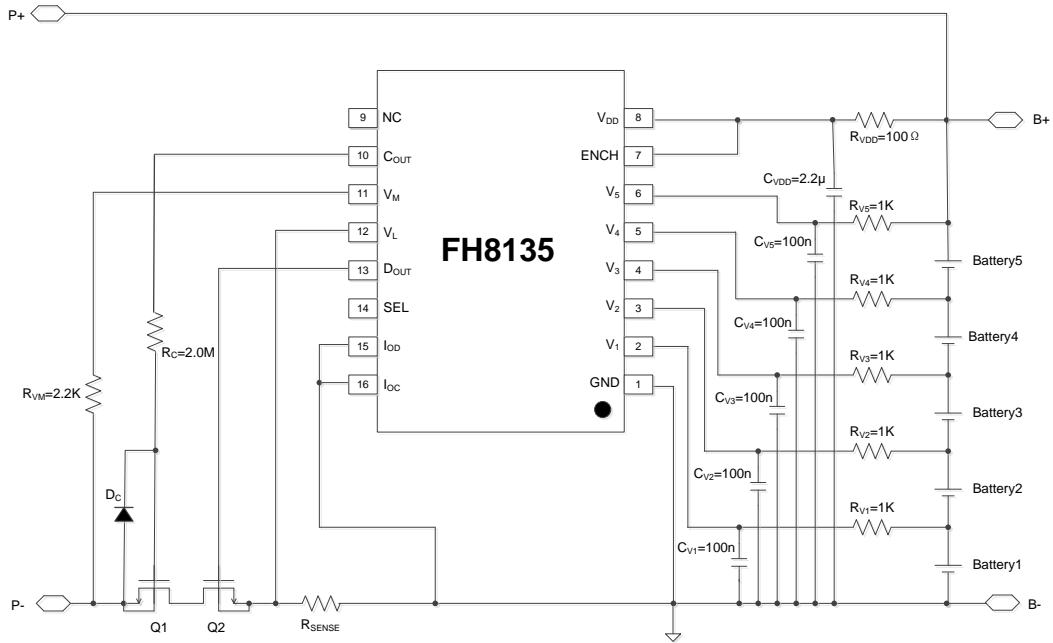
过电流放电/电池短路保护状态



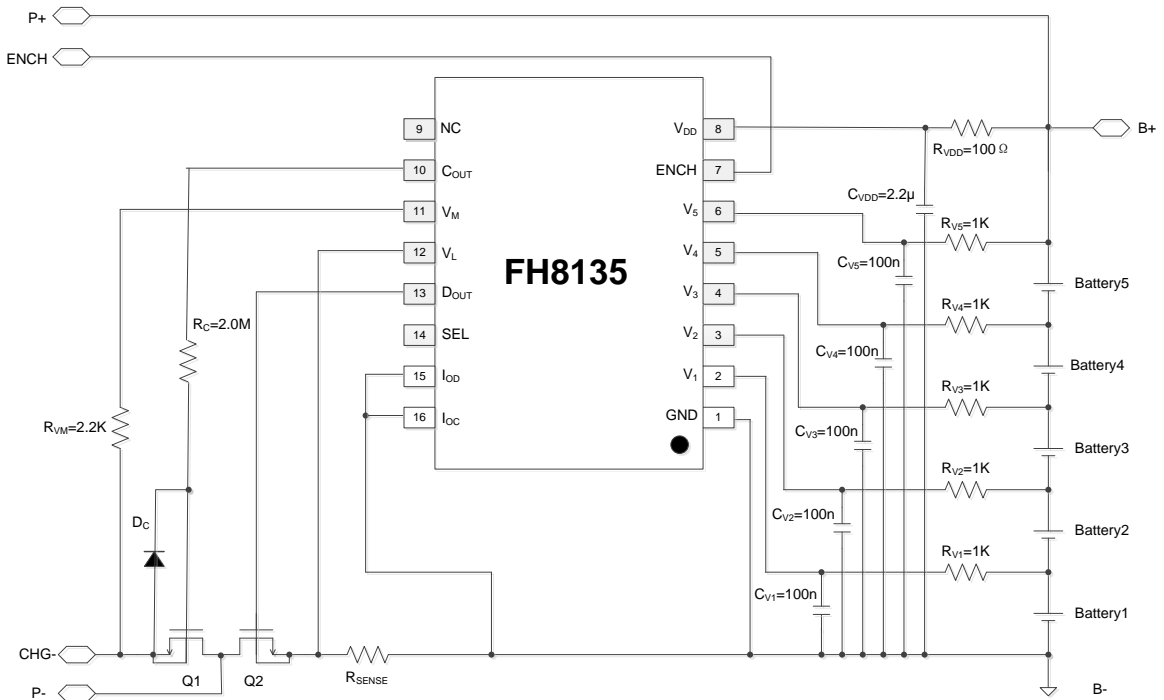
【图-5】 过电流放电/电池短路保护状态时序图

应用电路图

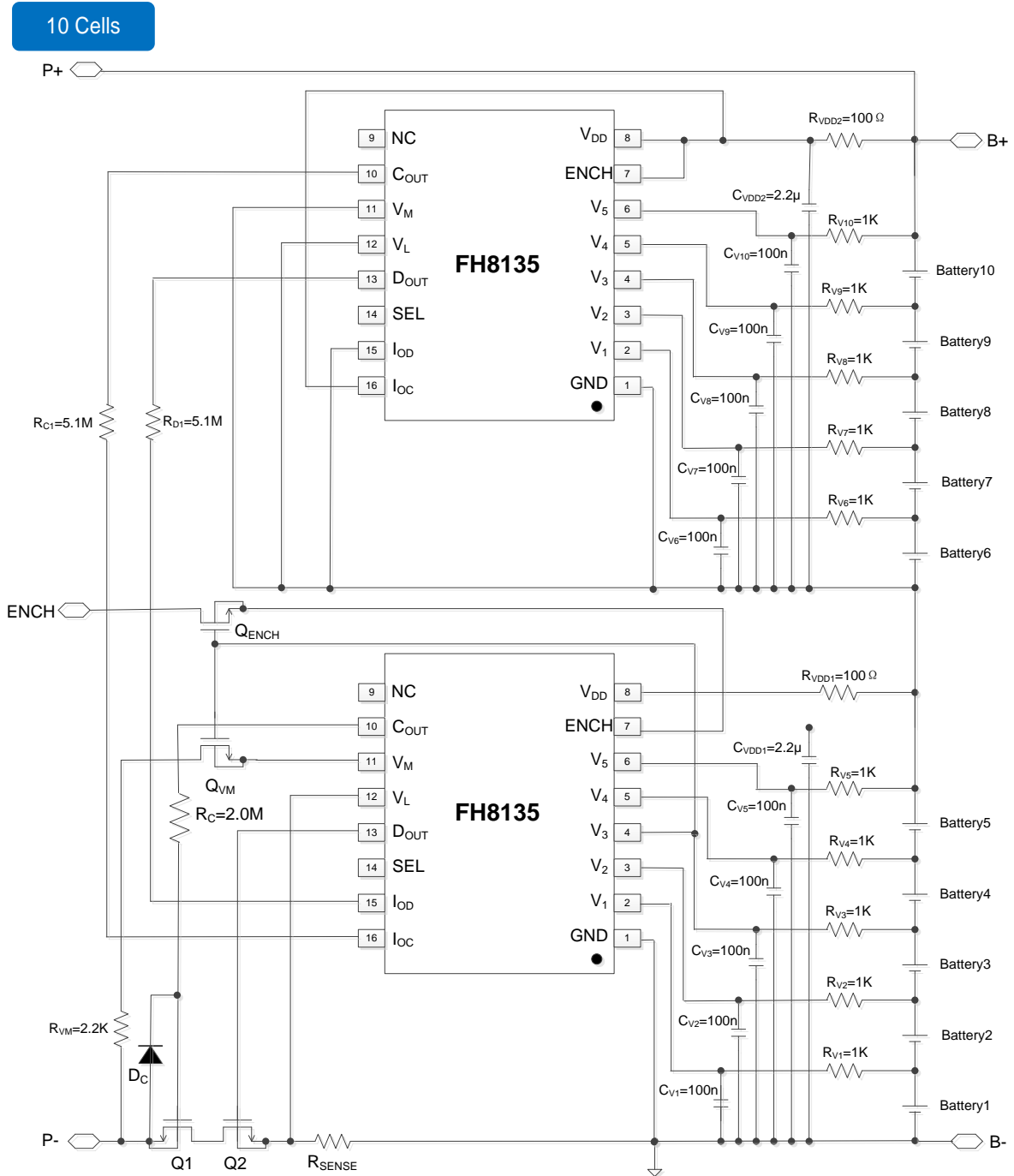
5 Cells



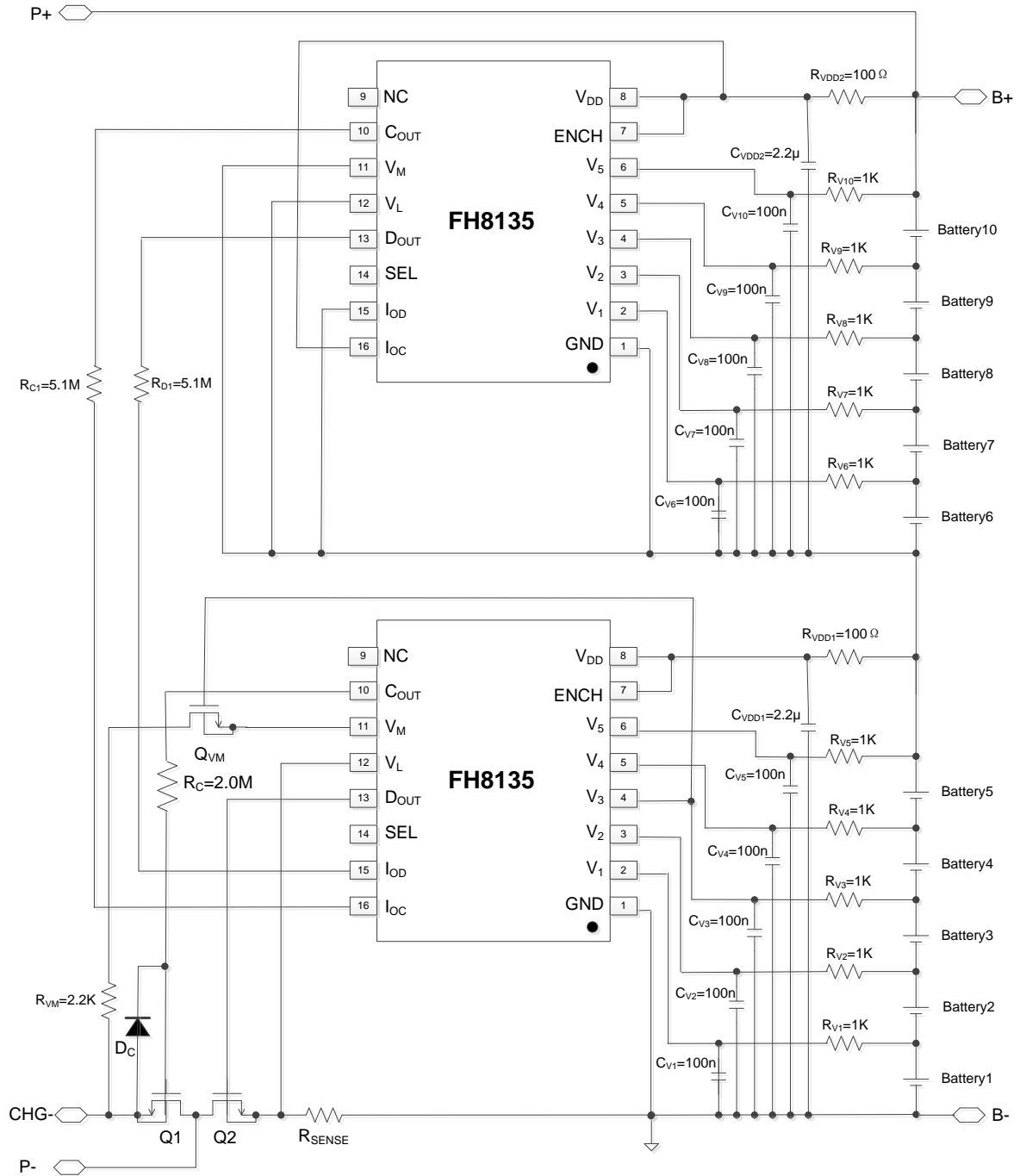
【图-6】5节2线电路应用图（充电自主状态）



【图-7】5节3线电路应用图（外部充电控制）

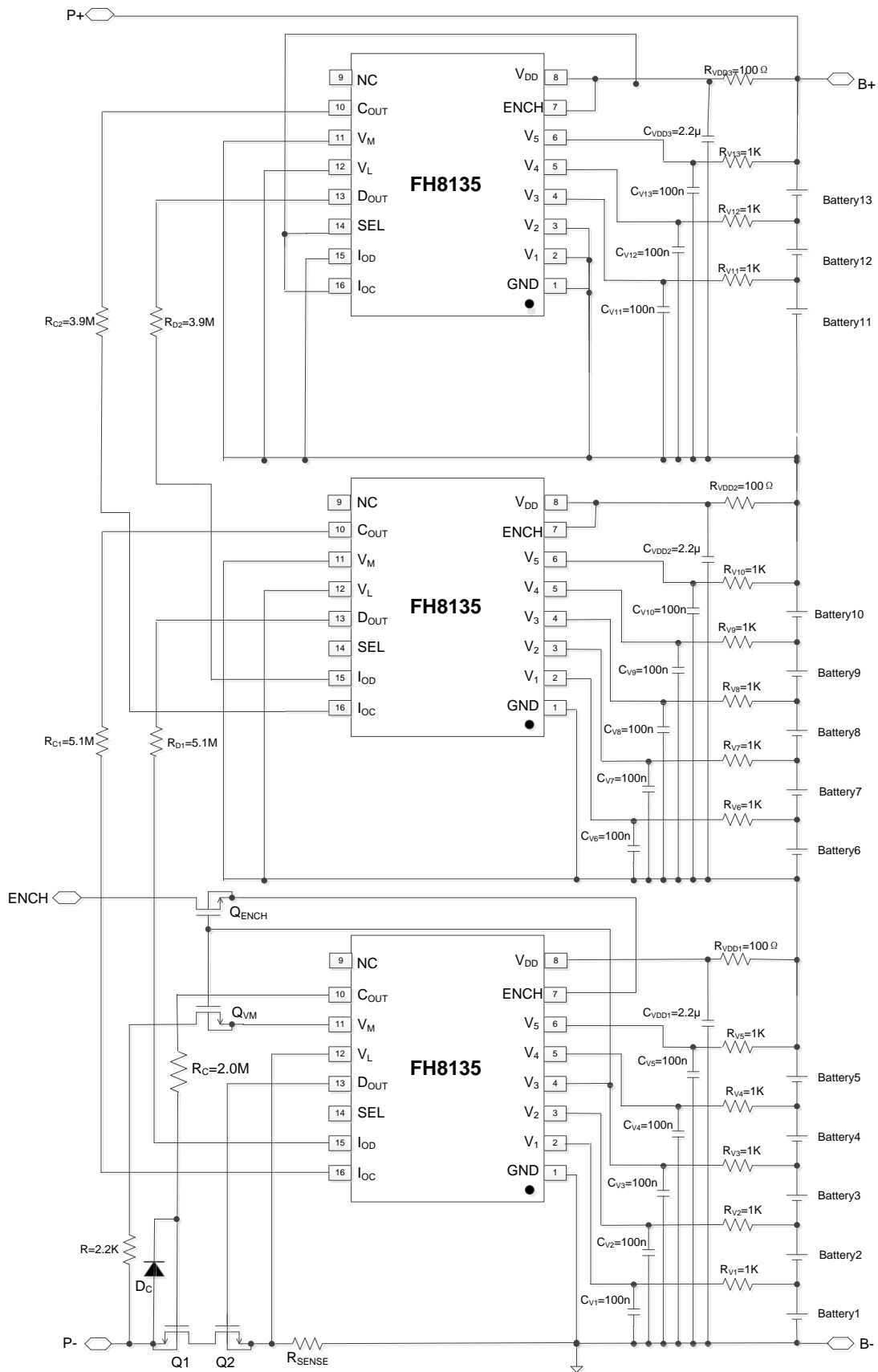


【图-8】10 节 2 线电路应用图（外部充电控制）



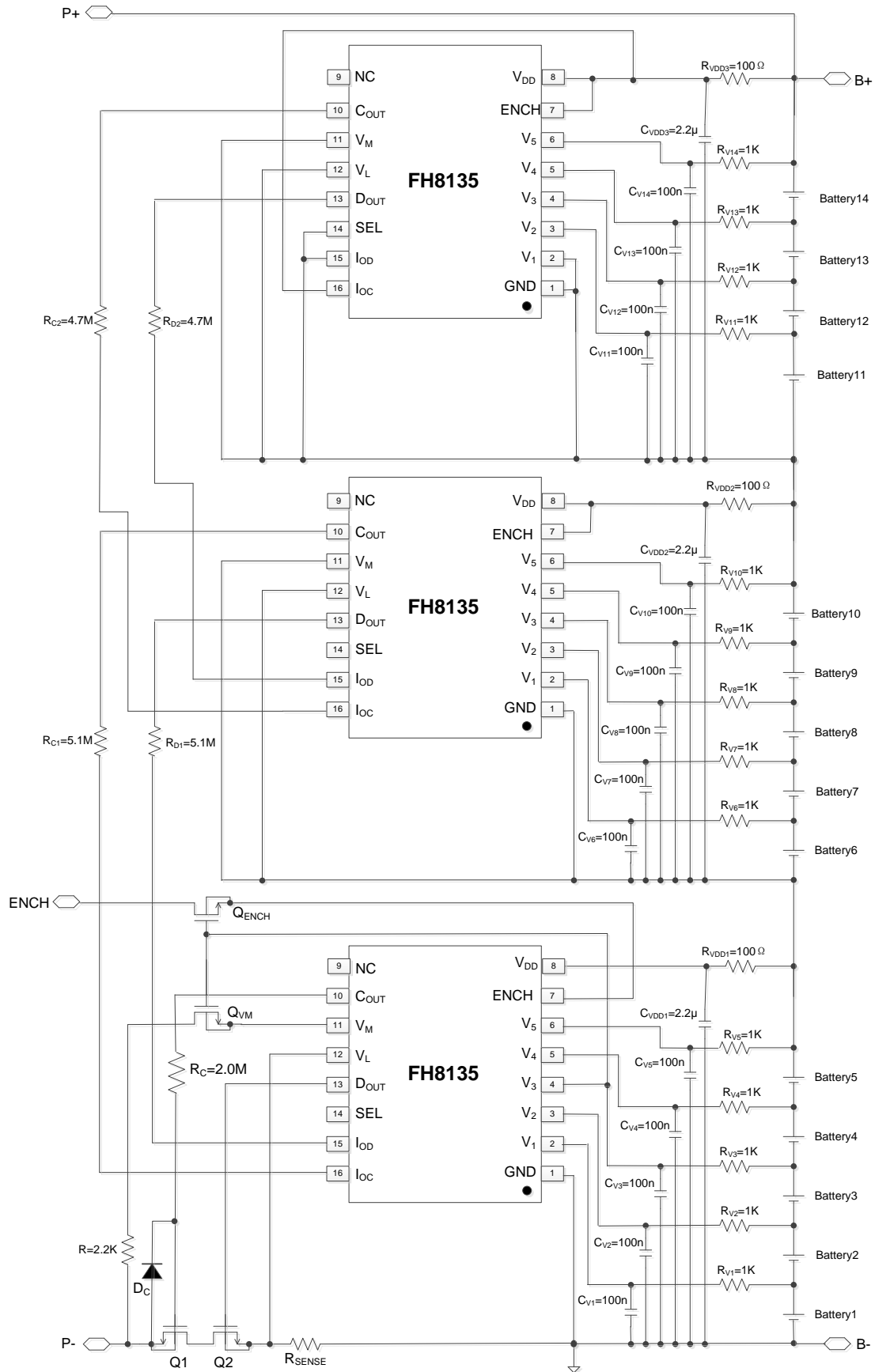
【图-9】10 节 3 线电路应用图 (自主充电状态)

13 Cells



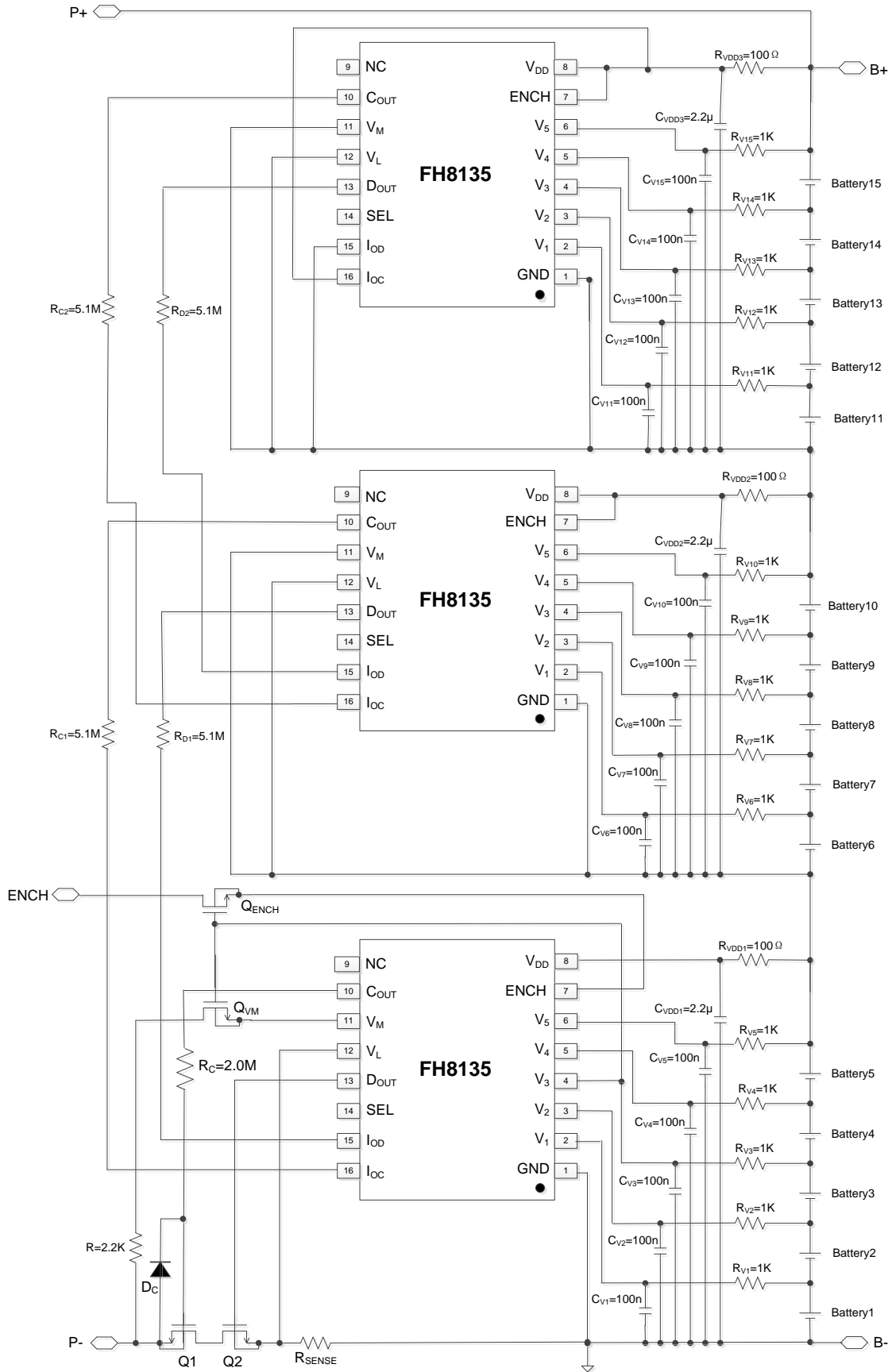
【图-10】13节2线电路应用图（外部充电控制）

14 Cells



【图-11】14节2线电路应用图（外部充电控制）

15 Cells



【图-12】15 节 2 线电路应用图（外部充电控制）

器件功能描述

【表-6】应用电路中的器件功能

器件名称	功能
$R_{VDD1}, R_{VDD2}, R_{VDD3}$	R_{VDDn} 与 C_{VDDn} ($n=1\sim3$) 一起形成 RC 滤波电路, 稳定芯片供电电压。
$C_{VDD1}, C_{VDD2}, C_{VDD3}$	C_{VDDn} 与 R_{VDDn} ($n=1\sim3$) 一起形成 RC 滤波电路, 稳定芯片供电电压。
R_{Vn} ($n=1\sim15$)	R_{Vn} 与 C_{Vn} ($n=1\sim15$) 一起形成 RC 滤波电路, 稳定芯片的各电压 V_n ($n=1\sim5$)。
$C_{Vn}(n=1\sim15)$	C_{Vn} 与 R_{Vn} ($n=1\sim15$) 一起形成 RC 滤波电路, 稳定芯片的各电压 V_n ($n=1\sim5$)。
R_{VM}	电流限制电阻, 保护 V_M 引脚。
R_{SENSE}	最大负载电流设定电阻。
R_{C1}, R_{C2}	限流电阻, 在级联应用中用来限制流入 I_{OC} 引脚的电流。
R_{D1}, R_{D2}	限流电阻, 在级联应用中用来限制流入 I_{OD} 引脚的电流。
R_C	R_C 与 D_C 一起构成 Q1 的保护电路。当 P+ 与 P- 短路时, P- 端电压可能会高于 Q1 的栅-源反向击穿电压 (BV_{gss}), 增加了 R_C/D_C 后, 可以保护 Q1 不被损坏。
D_C	D_C 与 R_C 一起构成 Q1 的保护电路。当 P+ 与 P- 短路时, P- 端电压可能会高于 Q1 的栅-源反向击穿电压 (BV_{gss}), 增加了 R_C/D_C 后, 可以保护 Q1 不被损坏。
Q_{VM}, Q_{ENCH}	在级联应用中保护 V_M 和 ENCH 引脚, 防止过压损坏。
Q1	充电控制管 N-MOSFET。
Q2	放电控制管 N-MOSFET。

应用中的几个问题

R_{VDD} 和 C_{VDD} 的确定

R_{VDD} 和 C_{VDD} 用来稳定 FH8135 供电电源。 R_{VDD} 推荐使用 $100\Omega\sim 510\Omega$ 电阻， C_{VDD} 推荐使用 $1\mu F\sim 10\mu F$ 电容。 R_{VDD} 和 C_{VDD} 与 FH8135 的 V_{DD} 引脚的连接线应尽量短。

R_{Vn} 和 C_{Vn} 的确定

$R_{Vn}(n=1\sim 15)$ 与相应的 $C_{Vn}(n=1\sim 15)$ 结合用于各 V_n ($n=1\sim 5$) 引脚去藕。如果 R_{Vn} 太大，将会导致各检测阈值与电池实际电压偏差增加。 R_{Vn} 推荐使用 $510\Omega\sim 2k\Omega$ 电阻， C_{Vn} 推荐使用 $0.1\mu F\sim 1.0\mu F$ 电容。 R_{Vn} 和 C_{Vn} 与 FH8135 的相应 V_n 引脚的连接线应尽量短。

R_{SENSE} 的确定

R_{SENSE} 由期望的最大负载电流 (I_{L-max}) 来决定，其与 I_{L-max} 的关系由下式决定：

$$R_{SENSE} = V_{EDH} / I_{L-max}$$

例如，若设定 10A 的 I_{L-max} ，由下式可算出 R_{SENSE} ：

$$R_{SENSE} = 100mV / 10A = 10m\Omega$$

在实际应用中，需要考虑 R_{SENSE} 的功耗（也许较大）。上例中， $I_{L-max}=10A$ ，则 R_{SENSE} 的功耗为：

$$P_{max} = 100mV * 10A = 1W$$

R_{VM} 的确定

R_{VM} 作为反接充电器或者使用不恰当的过高电压充电器时起保护作用的限流电路的一部分。如果 R_{VM} 太小，芯片可能会过流损坏；如果 R_{VM} 太大，可能会使充电器检测 (V_{CHA}) 功能失效。因此 R_{VM} 应控制在 $1.5k\Omega\sim 5.1k\Omega$ 之间。

R_{Cn} 和 R_{Dn} 的确定

在级联应用中，上级芯片的 C_{OUT}/D_{OUT} 端通过 R_{Cn}/R_{Dn} 电阻连接下级芯片的 I_{OC}/I_{OD} 端。如果上级芯片

的 C_{OUT}/D_{OUT} 输出高电平，比下级芯片的 V_{DD} 端电压高一个 $V_{DD-upper}$ 电压；如果上级芯片的 C_{OUT}/D_{OUT} 输出低电平，等于下级芯片的 V_{DD} 端电压。

为了准确传达上级芯片的 C_{OUT}/D_{OUT} 状态，下级芯片的 I_{OC}/I_{OD} 端电流必须在 $1.5\mu A\sim 90\mu A$ 范围内。

在 3 节应用中， R_{Cn}/R_{Dn} 推荐使用 $2.7M\Omega\sim 3.9M\Omega$ 的电阻；4 节应用中使用 $3.3M\Omega\sim 5.1M\Omega$ 的电阻；5 节应用中使用 $3.9M\Omega\sim 5.6M\Omega$ 的电阻。

Q_{VM} 和 Q_{ENCH} 的确定

在级联应用中，如果进入过电压放电或过电流放电保护状态，P-端通过负载上拉至 P+端，此时电压可能会远高于 V_M 和 ENCH 端允许输入电压。为了避免 V_M 和 ENCH 端被过压损坏，使用 N-MOSFET， Q_{VM} 和 Q_{ENCH} 可以达到这个目的。

Q_{VM} 和 Q_{ENCH} 的漏极-源极击穿电压 (BV_{DSS}) 必须要大于 P+，且栅极可以根据栅极-源极耐压 (BV_{GSS}) 连接到 V3、V4 或 V5 端。

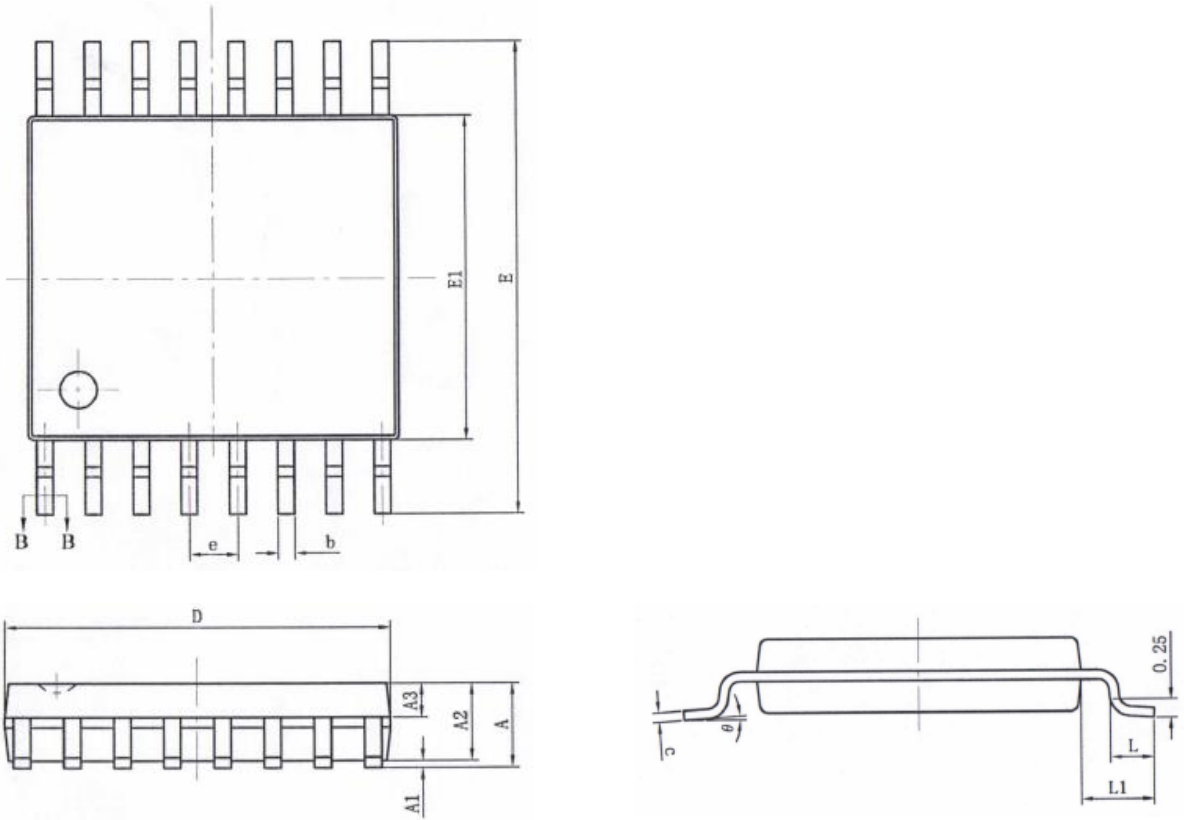
Q1 和 Q2 的确定

N-MOSFET，Q1 和 Q2 分别为充电控制管和放电控制管。

在 2 线电路应用中，Q1 和 Q2 的漏极和源极在某些保护条件下将承受 P+ 电压，考虑到进入保护状态发生时电流瞬变引起的感应电压，Q1 和 Q2 的 V_{DS} 实际承受的电压可能会远高于 P+ 端电压。因此 Q1 和 Q2 的漏极-源极击穿电压 (BV_{DSS}) 至少要大于 $1.5 * V_{P+}$ ，且连续漏极电流 (I_D) 必须要大于最大负载电流 (I_{L-max})。

在 3 线电路应用中，对 Q2 的条件同 2 线电路应用。Q1 的最大漏极-源极电压接近 $V_{CHARGER}-V_{P+}$ （过电压充电保护或 0V 电池充电禁止状态下），且连续漏极电流 (I_D) 等于最大充电电流（一般要远小于最大负载电流 I_{L-max} ）即可。因此，Q1 可以选择 BV_{DSS} 和 I_D 较小的器件，从而降低整个方案的成本。

封装尺寸: TSSOP-16



【图-13】 TSSOP-16 封装外形尺寸图

【表-7】 图-12 的尺寸（单位：毫米）

符号	最小值	典型值	最大值
A	--	--	1.20
A1	0.05	--	0.15
A2	0.90	1.00	1.05
A3	0.39	0.44	0.49
b	0.20	--	0.30
b1	0.19	0.22	0.25
c	0.13	--	0.19
c1	0.12	0.13	0.14
D	4.86	4.96	5.06
E	6.20	6.40	6.60
E1	4.30	4.40	4.50
e	0.65BSC		
L	0.45		0.75
L1	1.00 (BSC)		
θ	1°	--	8°

重要声明

- 鑫飞宏电子有限公司保留不发布通知而对该产品和服务随时进行修正、更改、补充、改进和其它变动的权利。用户敬请在购买产品之前获取最新的相关信息并核实该信息是最近的和完整的。